



ИННОВАЦИОННЫЙ ПОДХОД К РАЗРАБОТКЕ ЭЛЕКТРОНИКИ

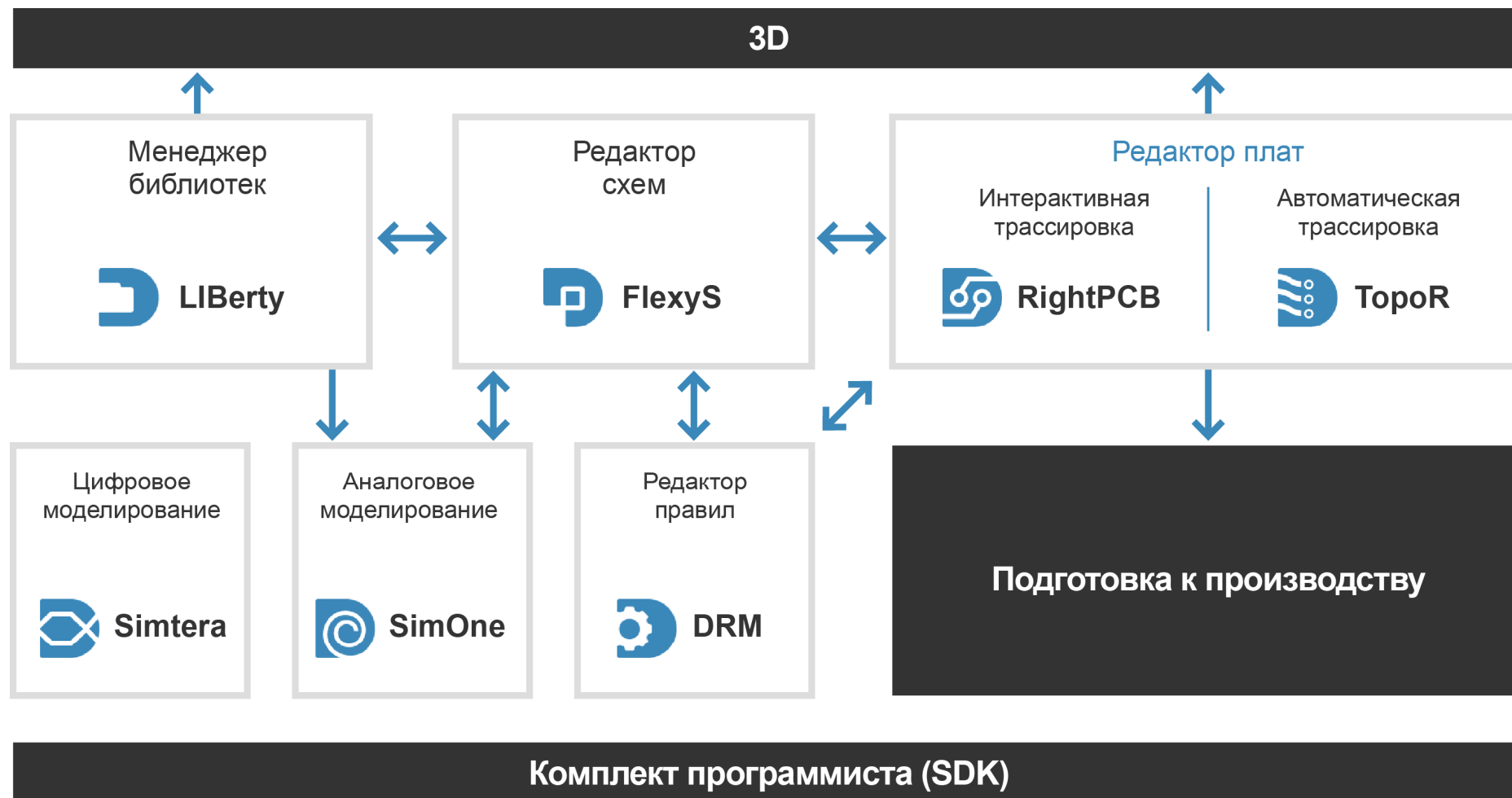
Проектирование в среде Delta Design Новая версия 2.7 Анонс функционала версии 3.0

Илья Скворцов
ЭРЕМЕКС



WWW.EREMEX.RU

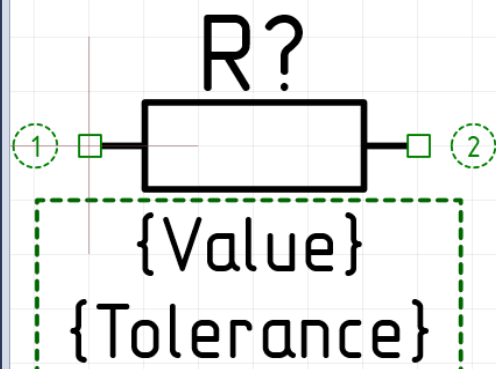
Delta Design 2.7



- ВСЕ ПРОЕКТЫ
- Примеры
- TV-модуль
- Состав
- Документы
- Файлы
- Библиотека
 - Компоненты
 - Посадочные места
 - Контактные площадки
 - Файлы

- ESP-WROOM-02 / ESP...
- IDC-26MS / BH-26
- KX-327L
- KX-K
- LED_3mm
- LGA-16 3x3x1
- LMX9838
- LQFP-48
- LQFP-64
- MB312-508M02
- PBD-16R
- PBD-20R
- PBD-22R
- PLS-4
- PLS-5
- PLS-6
- R_0402
- R_0603
- R_0805
- R_1206
- R_1210
- R_1218
- R_2010

0,06 ms (17637 FPS), Objects: 0



0,03 ms (35842 FPS), Objects: 0

{RefDes}

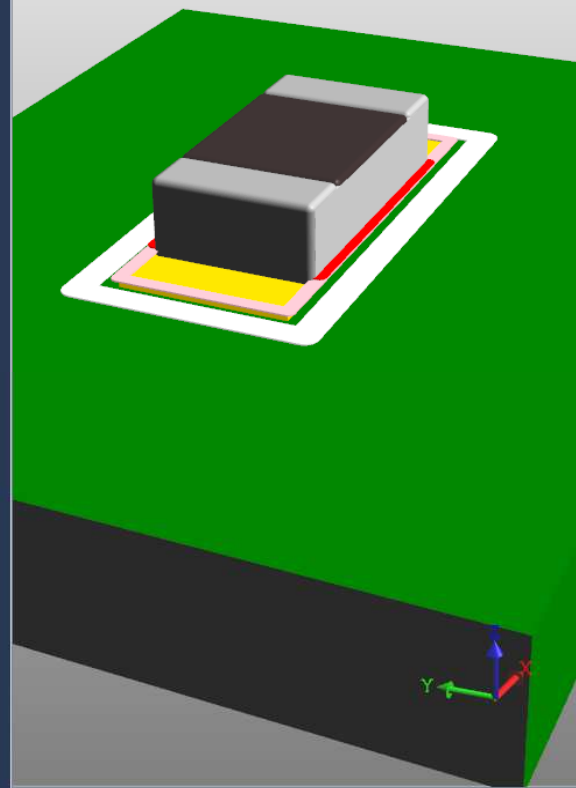


#	Имя контакта	R?	R_0805	Метка вывода	Группа	Тип
#1		1	1			Unknown
#2		2	2			Unknown

- Семейства компонентов
- УГО
- Сетки
- Схемные порты
- Форматы и штампы
- Классы слоев
- Материалы
- Корпуса
- Правила
- Таблицы стилей
- Шаблоны слоев платы
- Графические символы
- Шаблоны плат

Выделен 1 объект

Свойства Слои Правила

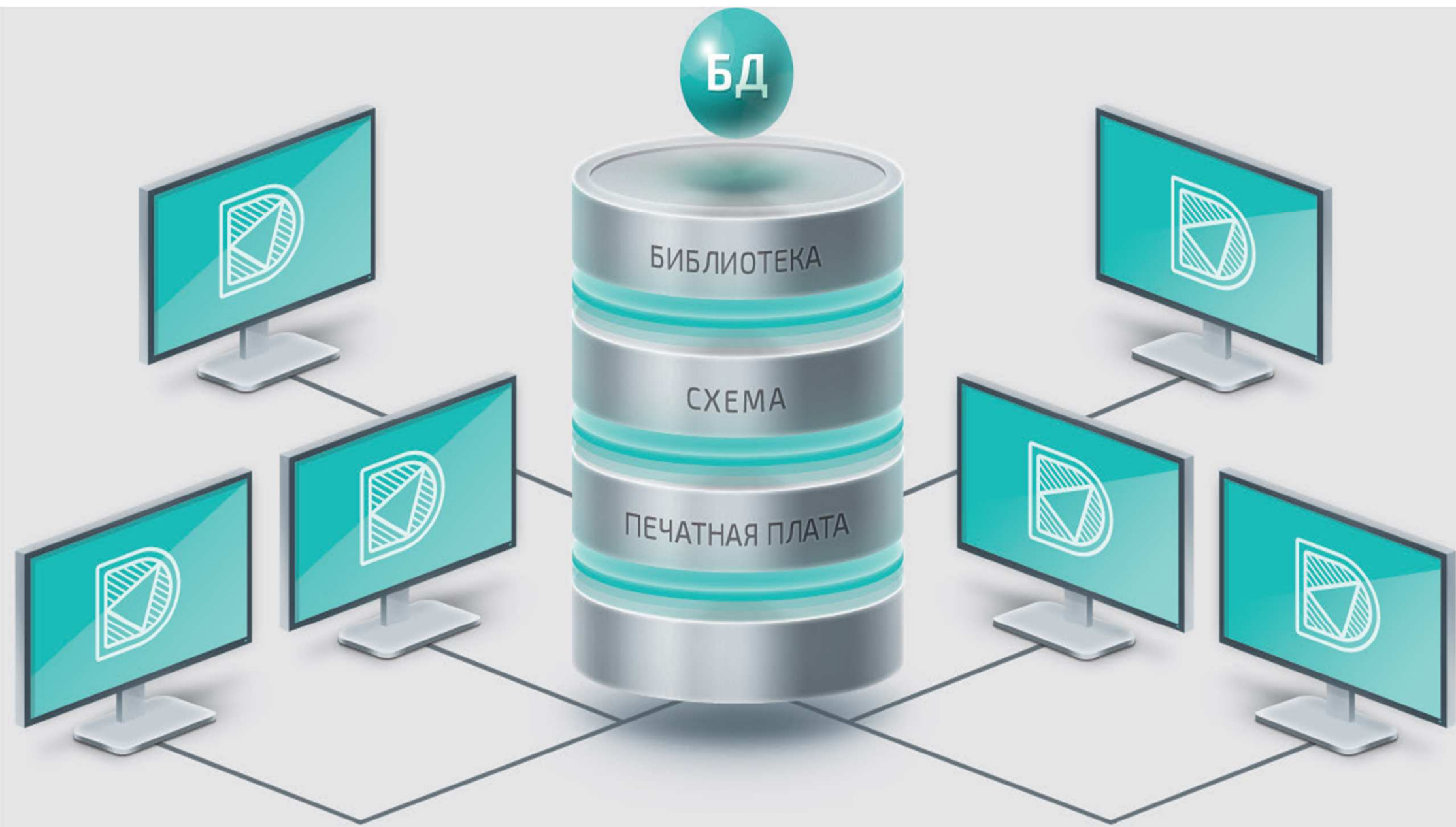


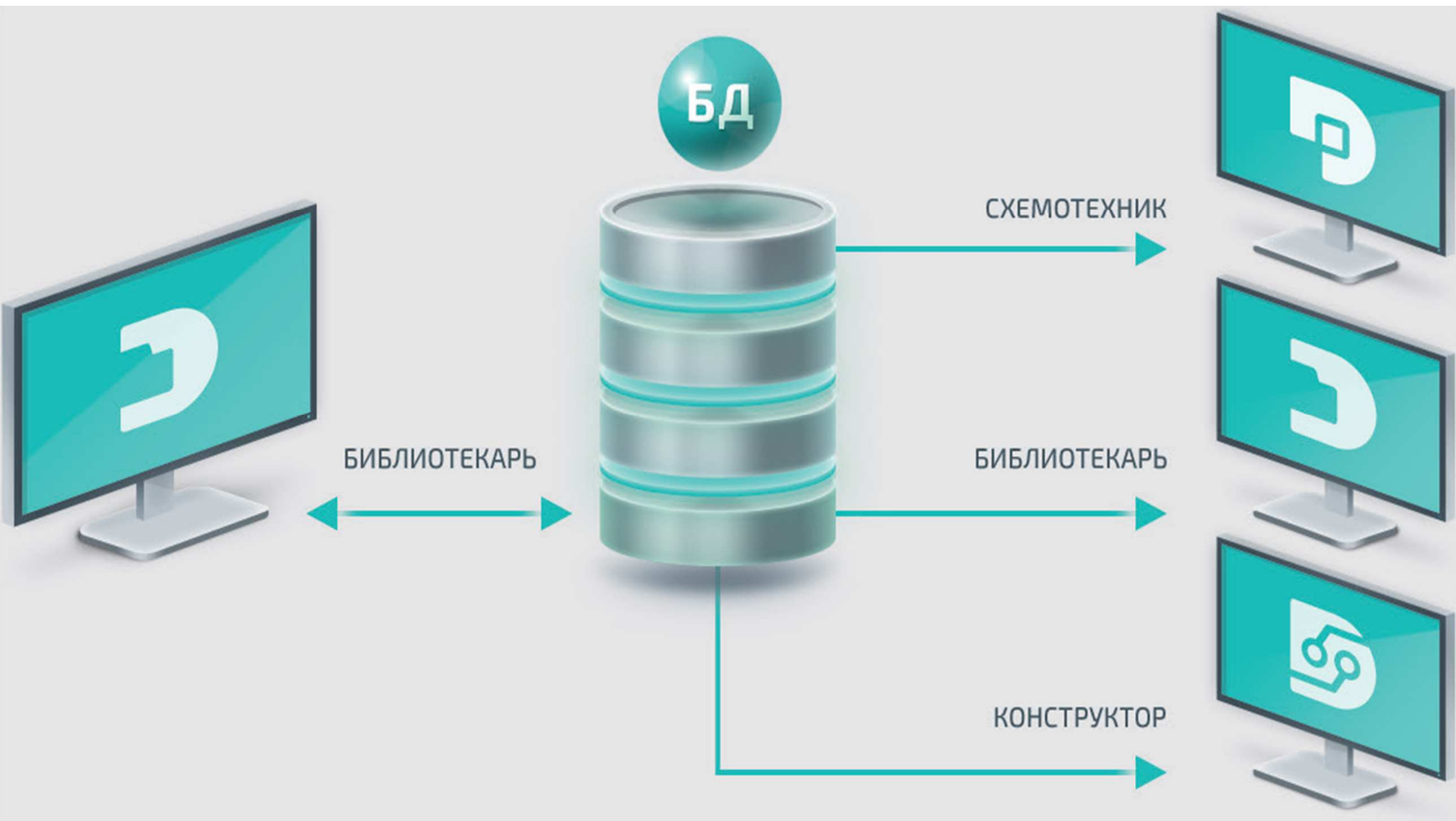
БД

БИБЛИОТЕКА

СХЕМА

ПЕЧАТНАЯ ПЛАТА



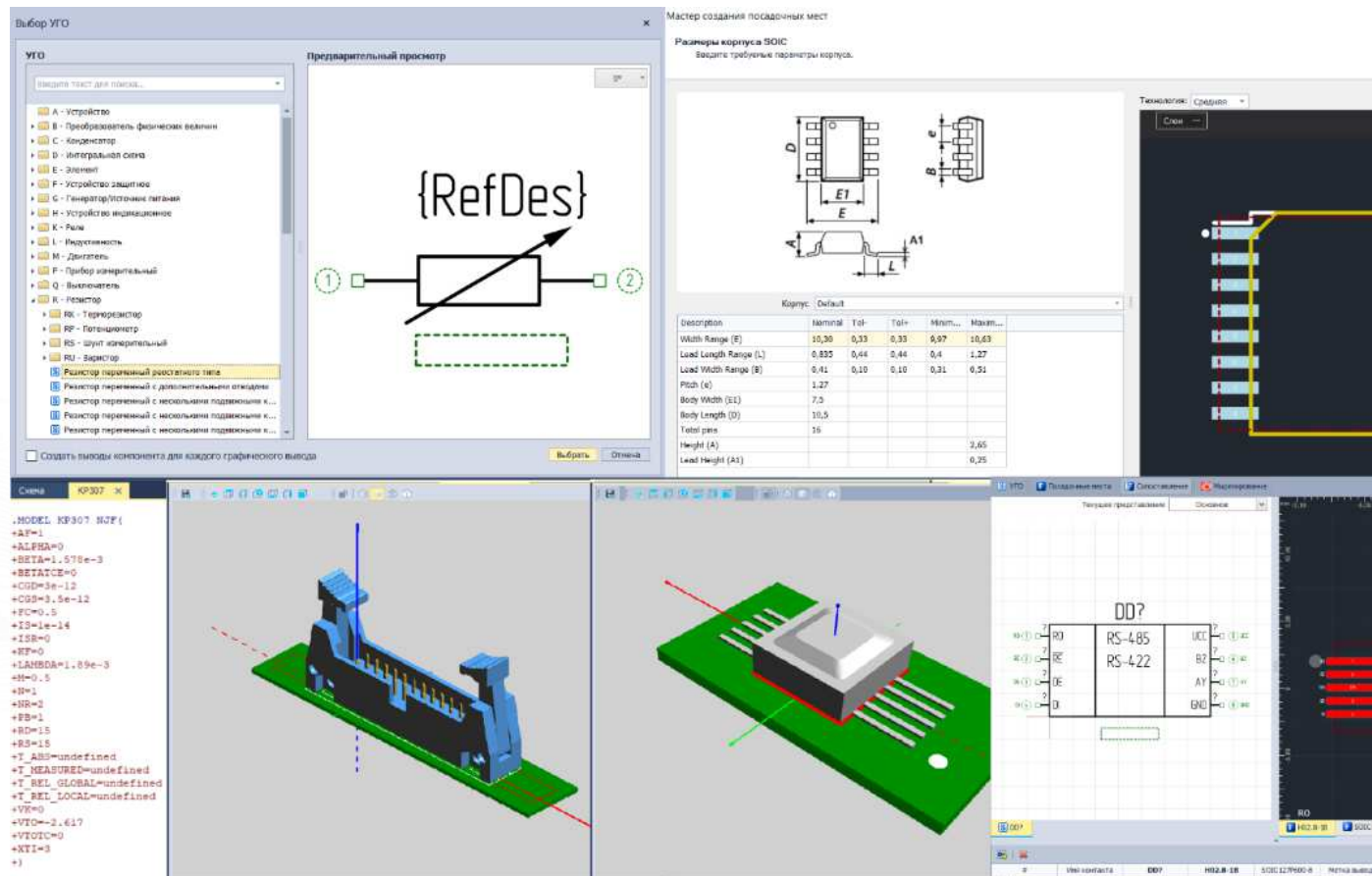


Delta Design 2.7

Готовая библиотека ЭРИ в формате

Delta Design:

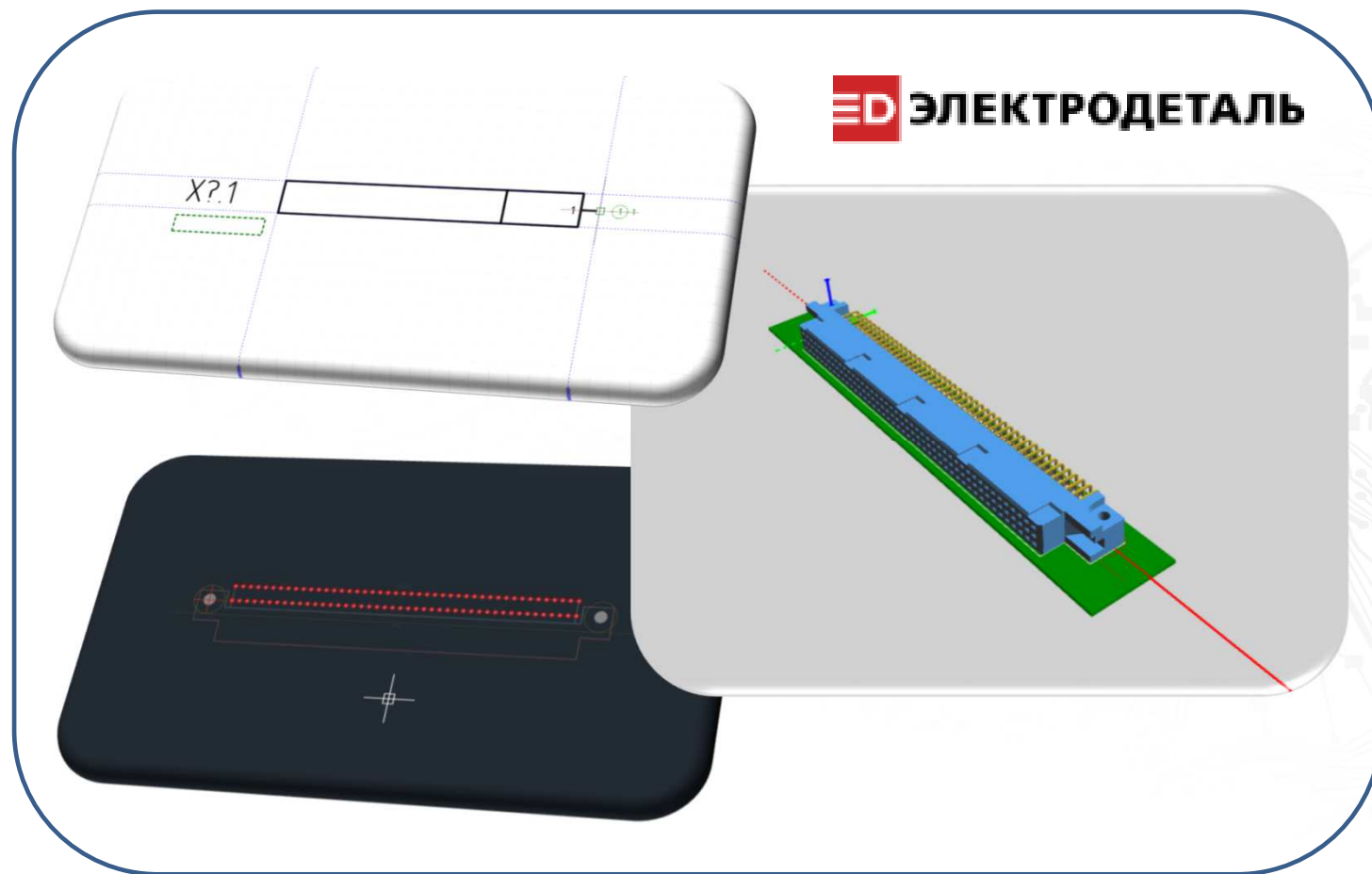
- Атрибутивная информация;
- УГО;
- Посадочные места;
- 3D-модели;
- Поведенческие модели;
- Datasheet;
- Бесплатно;
- **Доступность в ЭКБ-маркет***



Производители компонентов



Состав компонента СНП260(М)-90РП31(2)

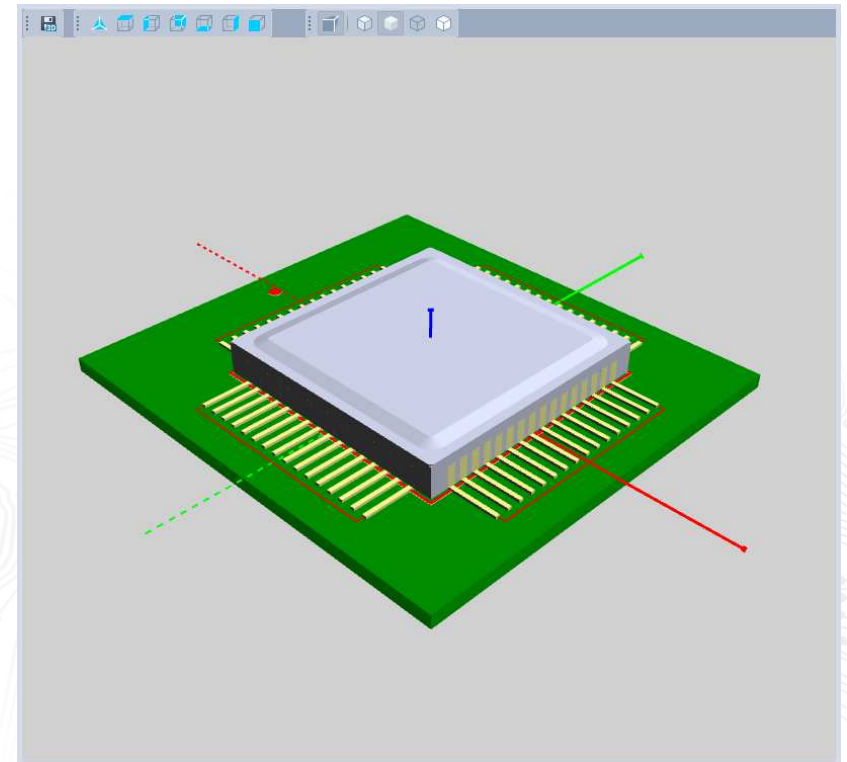
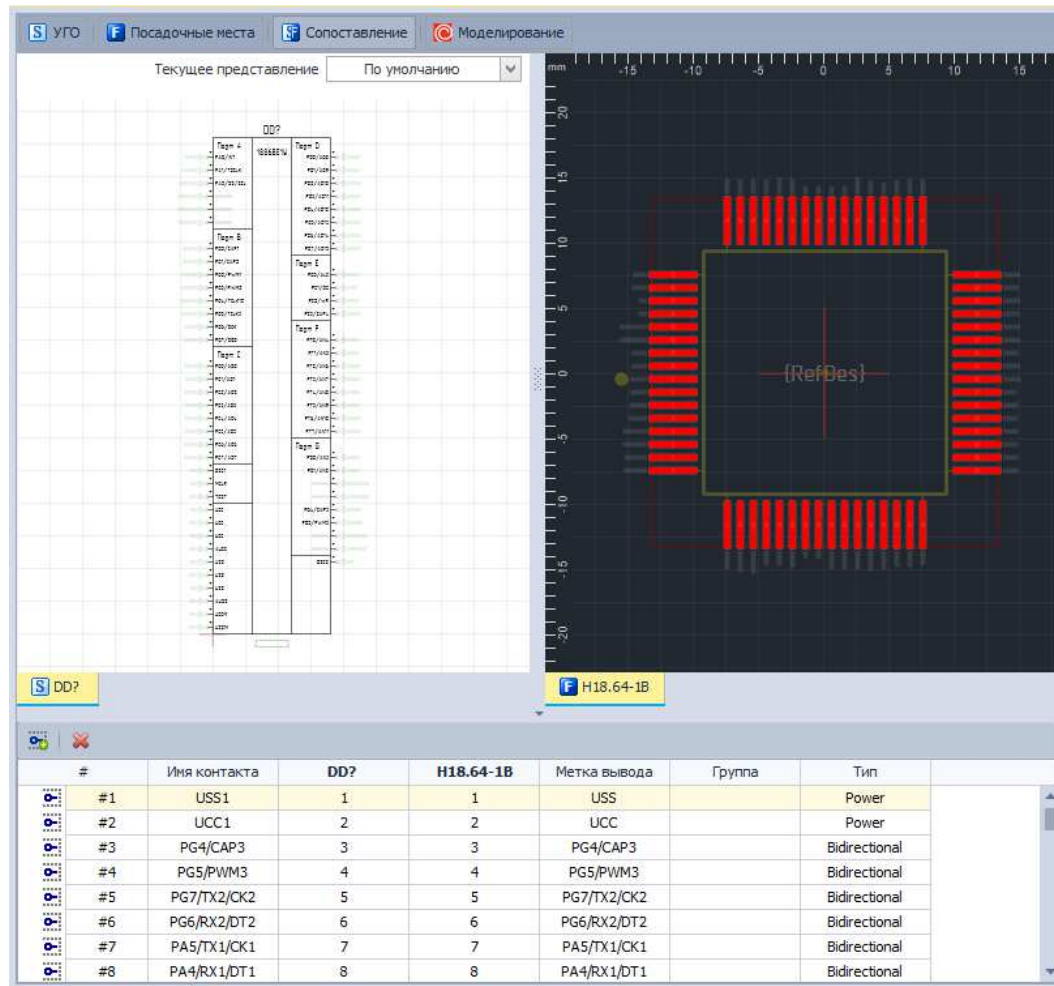


УГО

Посадочное место

3D-модель

1886BE1У, 8-разрядный микроконтроллер с ПЗУ

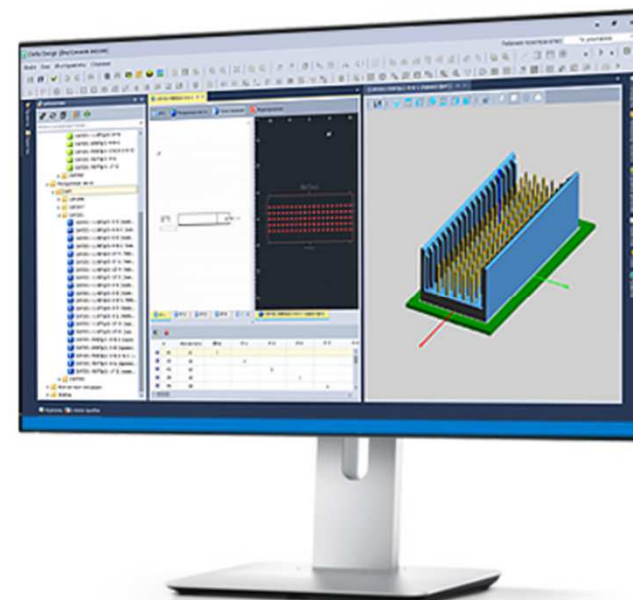


<https://www.eremex.ru/download-or-buy/>

Delta ЭКБ

Библиотека электронных компонентов Delta Deign

Библиотека поставляется бесплатно, на условиях "как есть" (As IS)



Delta ЭКБ v.2.7



[История изменений](#)
[Инструкция по установке](#)

↓ 77.84 МБ

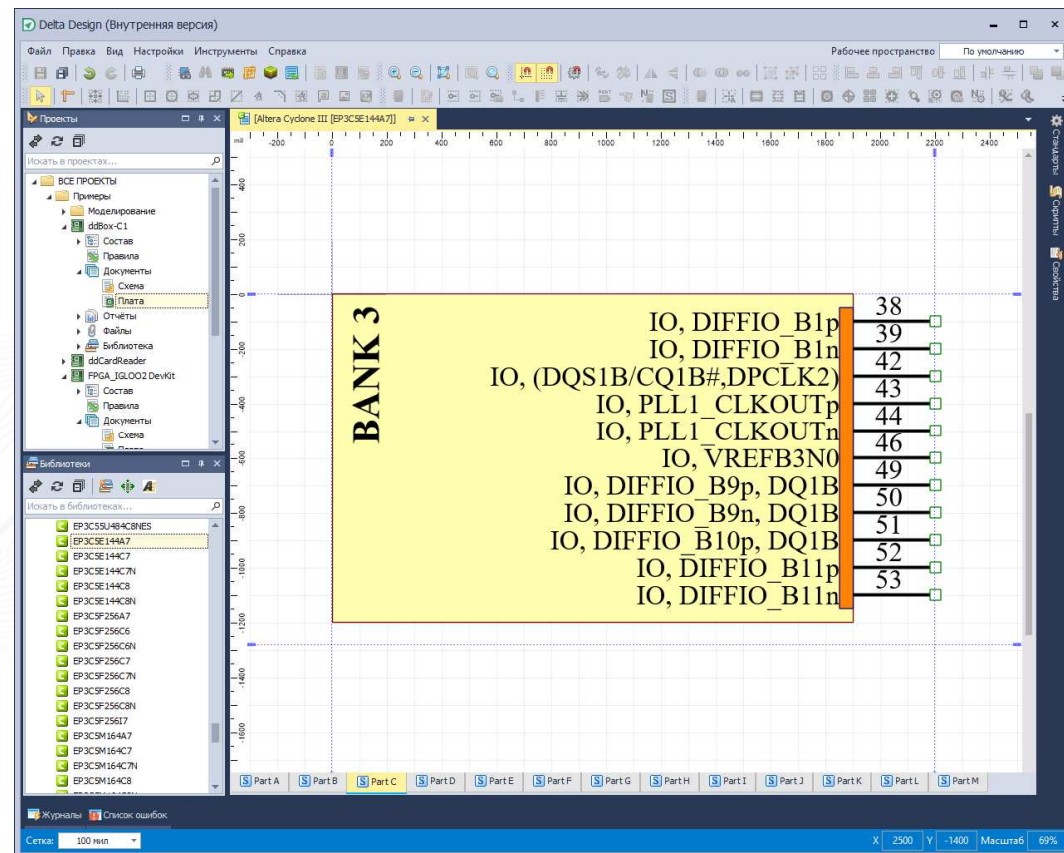
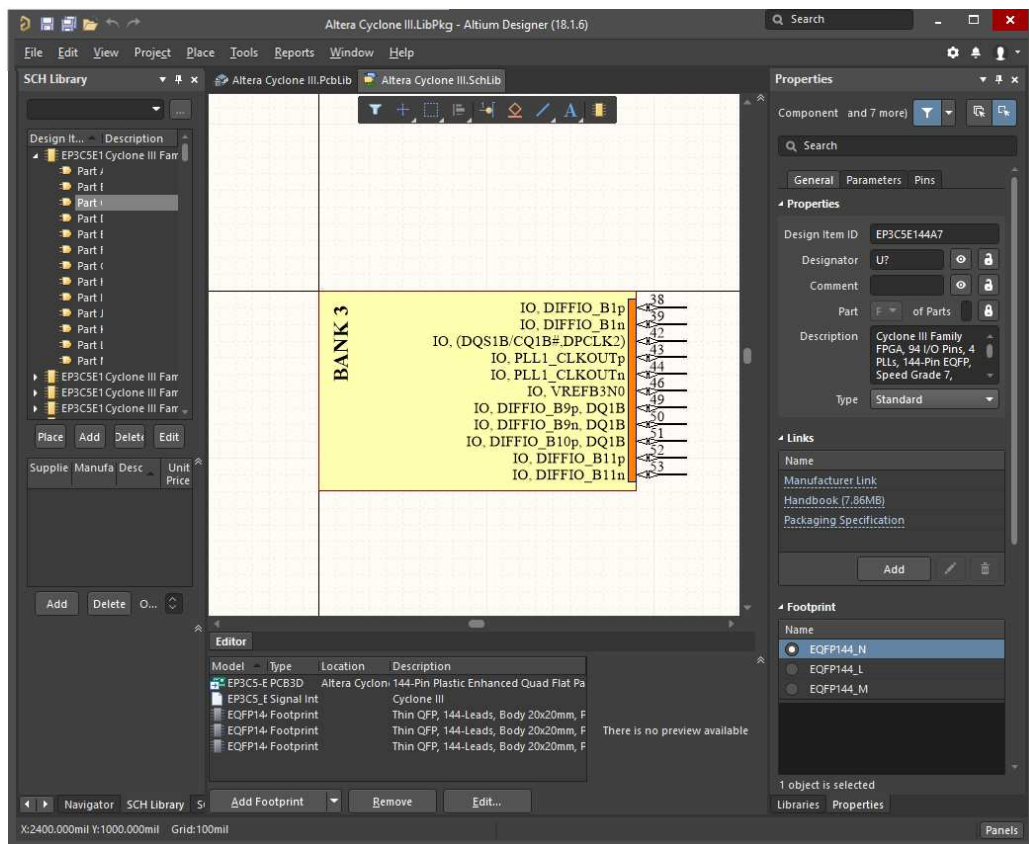
СКАЧАТЬ

Delta Design 3.0

Анонс новых функций

Импорт данных из Altium Designer

Импорт компонентов (УГО) из *.SchLib

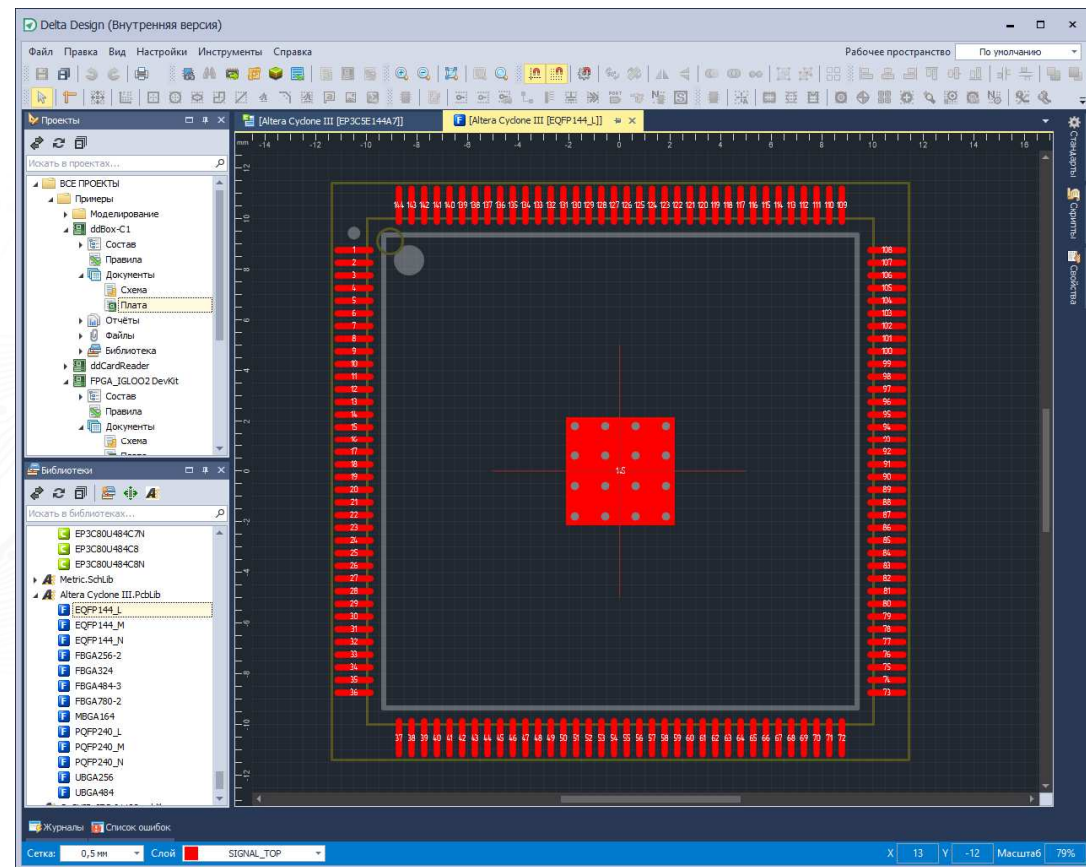
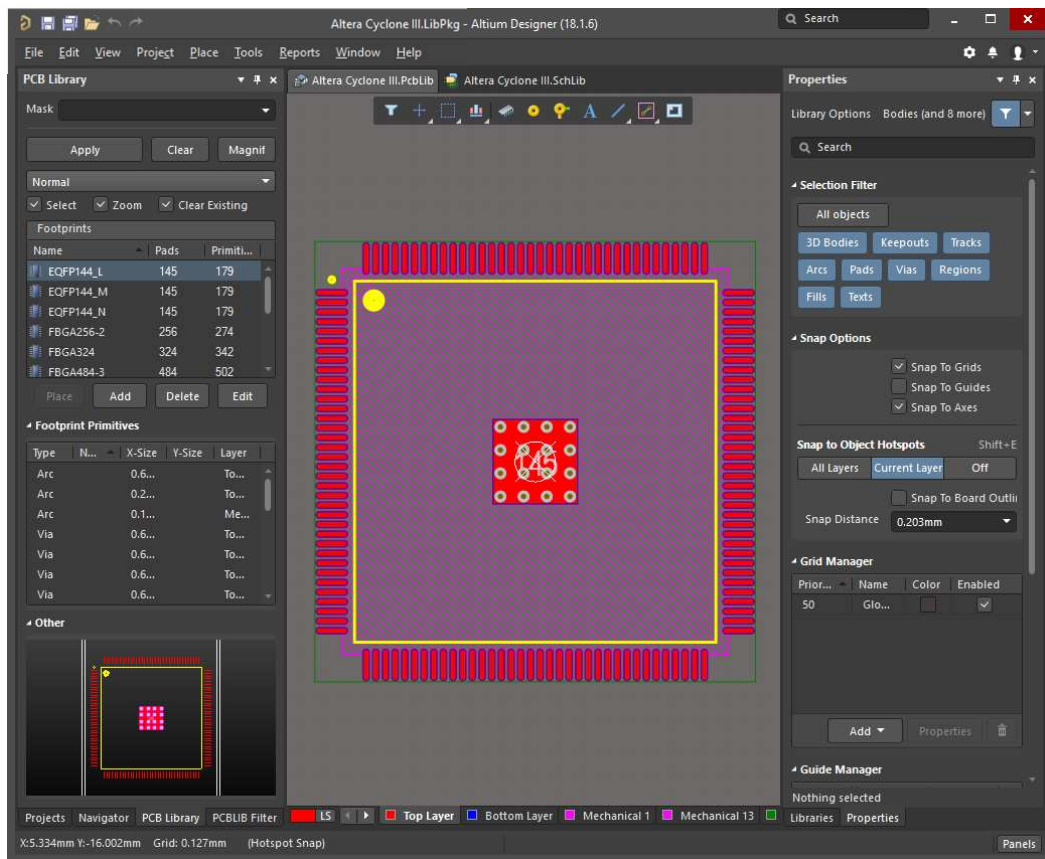


Delta Design 3.0

Анонс новых функций

Импорт данных из Altium Designer

Импорт посадочных мест из *.PcbLib



Проекты

Искать в проектах...

- ВСЕ ПРОЕКТЫ
- Новая папка
- ПРИМЕРЫ
 - ddBox-C1
 - ddCardReader
 - FPGA_IGLOO2 DevKit
- Состав
- Документы
 - Схема
 - Плата
 - Правила
- Моделирование
- Отчёты
- Файлы

Проекты Скрипты

Библиотеки

Искать в библиотеках...

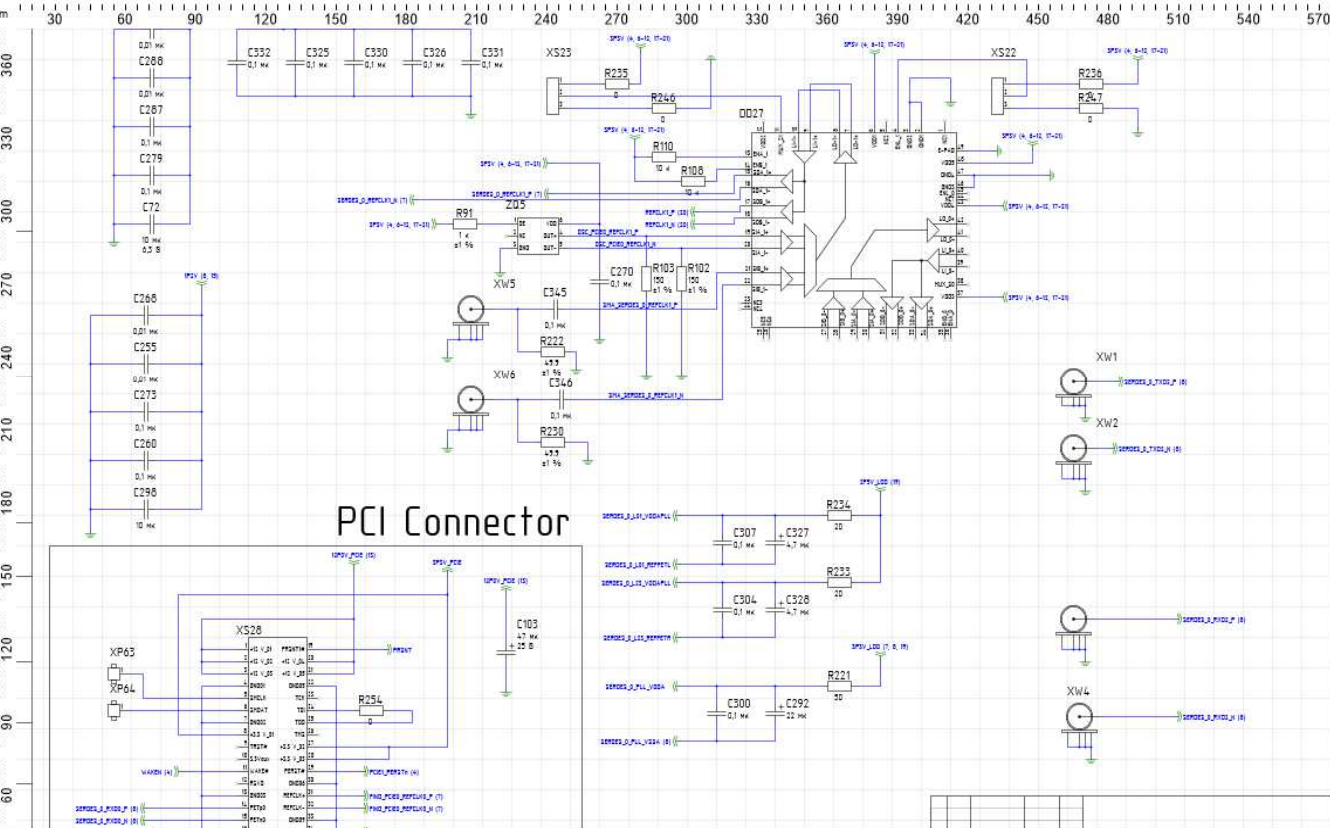
- Модуль-Носитель
- Компоненты
- Посадочные места
- Контактные площадки
- Файлы
- Общая библиотека
- Компоненты
- Посадочные места
- Контактные площадки
- Файлы
- AMD

Журналы

Сетка: 2,5 мм

FPGA_IGLOO2 DevKit * x

Режим выбора



MDDR-Bank0 Interfaces LPDDR Memory Interface Serdes0 (PCIe_SMA Interfaces) Bank1_Bank2 Connections Bank 4, 6 and 7 Con

Свойства

Serdes0 (PCIe_SMA Interfaces) (Лист схемы)

Проект	
Название	FPGA_IGLOO2 DevKit
Изделие	FPGA_IGLOO2 DevKit
Децимальный номер	
Литера	
Организация	
Схема	
Наименование	FT4232H Circuitry
Код	
Базовая сетка	2,5 mm
Изменен	04.06.2018 13:58
Версия	2814
Лист схемы	
Имя листа	Serdes0 (PCIe & SMA Interfac...
Номер листа	3
Формат	
Формат	A2, альбомная
Ширина	594 мм
Высота	420 мм
Атрибуты схемы	
Разраб.	
Пров.	
Т.контр.	
Н.контр.	
Утв.	
Взам. инв. №	
Инв. № дубл.	
Инв. № подл.	
Справ. №	
Масса	

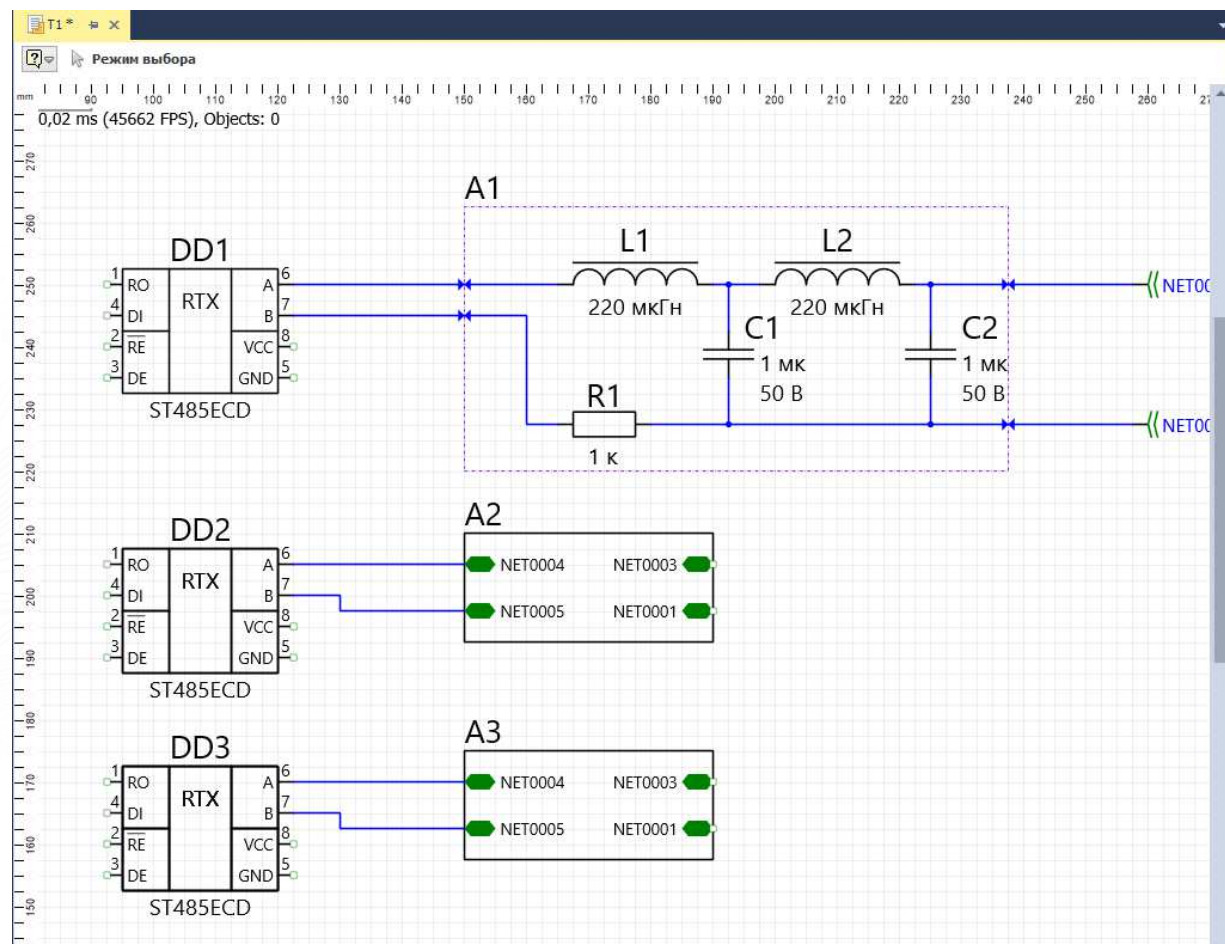
Выделен 1 объект

Свойства Стандарты Менедж... Слои Правила

X 320 Y 47,5 Масштаб 53%

Устройство или функциональная группа, не имеющая самостоятельной принципиальной схемы

Есть возможность редактировать встроенный блок непосредственно на основной схеме!

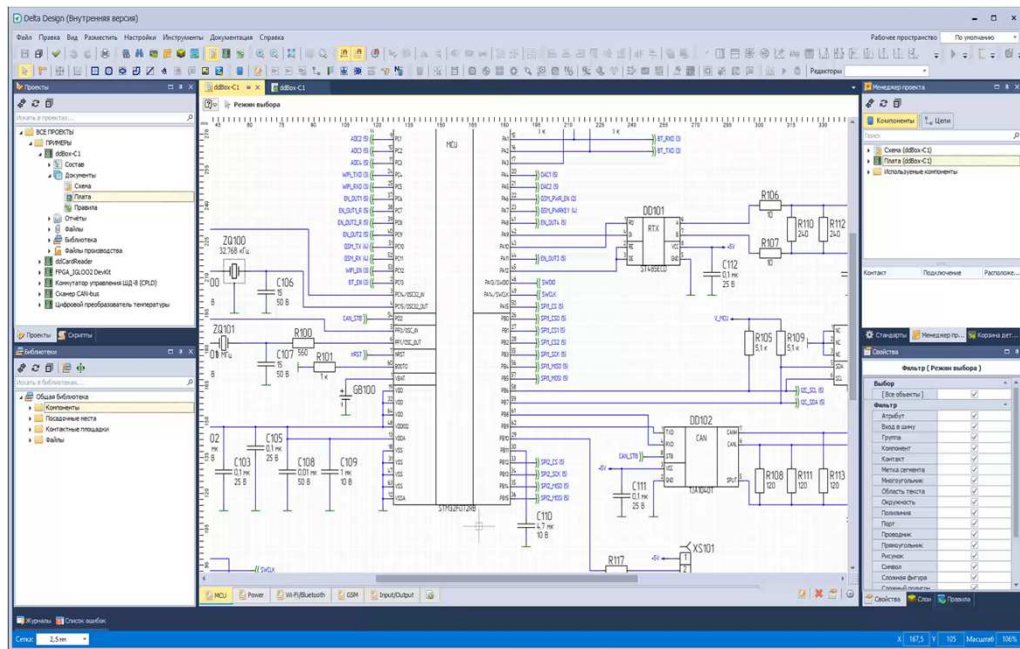


Поиск и замена компонентов

Delta Design 2.7

Возможность поиска группы компонентов на схеме или плате последовательно по одному и группой

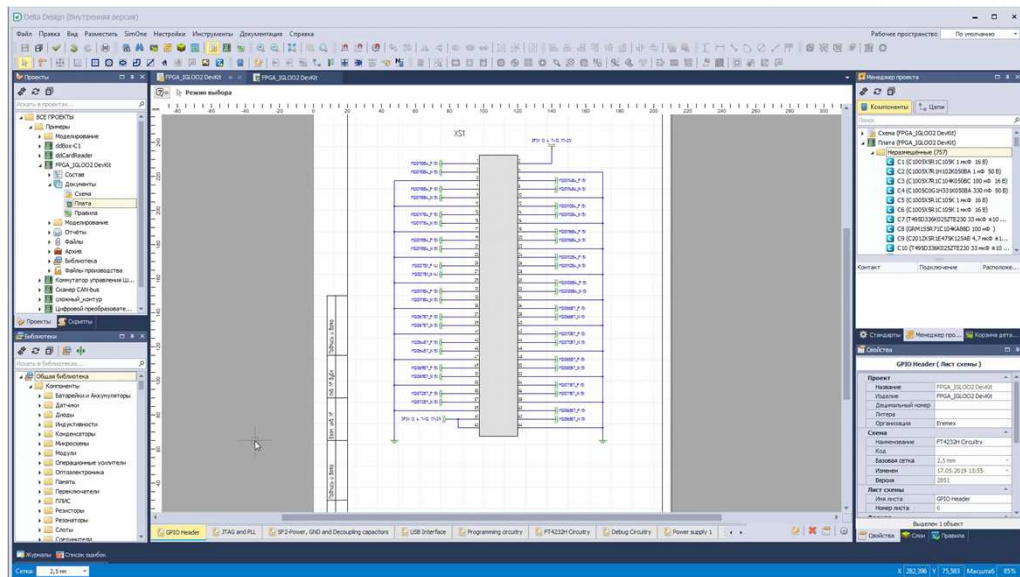
Массовая замена выбранных компонентов из доступных вариантов в библиотеке



Массовое размещение компонентов на плате



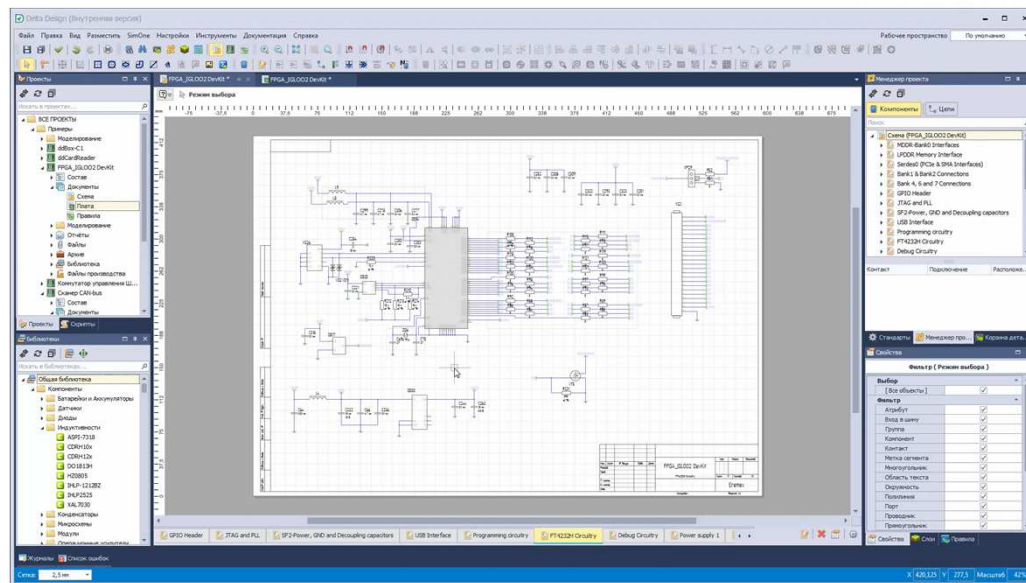
Возможность разместить группу компонентов на плате последовательно по одному группой в выбранной области



Выбор компонента для размещения из разных мест:
из панели менеджера проекта
из корзины
со схемы

Delta Design 2.7

Возможность разместить группу
компонентов на плате
последовательно по одному
группой в выбранной области



Выбор компонента для размещения
из разных мест:
из панели менеджера проекта
из корзины
со схемы

Delta Design 2.7

PDF с возможностью
поиска и гиперссылками

The screenshot displays the 'ddBox-C1' project in Adobe Acrobat Reader DC. The interface includes a top menu bar (Файл, Редактирование, Просмотр, Окно, Справка), a toolbar, and a left sidebar with a 'Закладки' (Bookmarks) panel. The main area shows a detailed circuit board layout with components like microcontrollers (DD100), digital microcircuits (DD101), and various passive components (resistors, capacitors). Callouts highlight the following features:

- Возможность поиска и навигации** (Search and navigation capability)
- Сохранение всех атрибутов проекта для использования в PDM/PLM системе** (Saving all project attributes for use in PDM/PLM system)
- Сохранение всей структуры документа:**
 - Листы, (Sheets)
 - Компоненты, (Components)
 - Цепи (Circuits)
 - Шины (Buses)
- Сохранение всех атрибутов компонентов** (Saving all component attributes)

At the bottom right, there is a table with the following data:

Исполнение	DD100	DD101	DD102
ЕАД007 В1-01	+	+	+
ЕАД007 В1-02	+	+	+

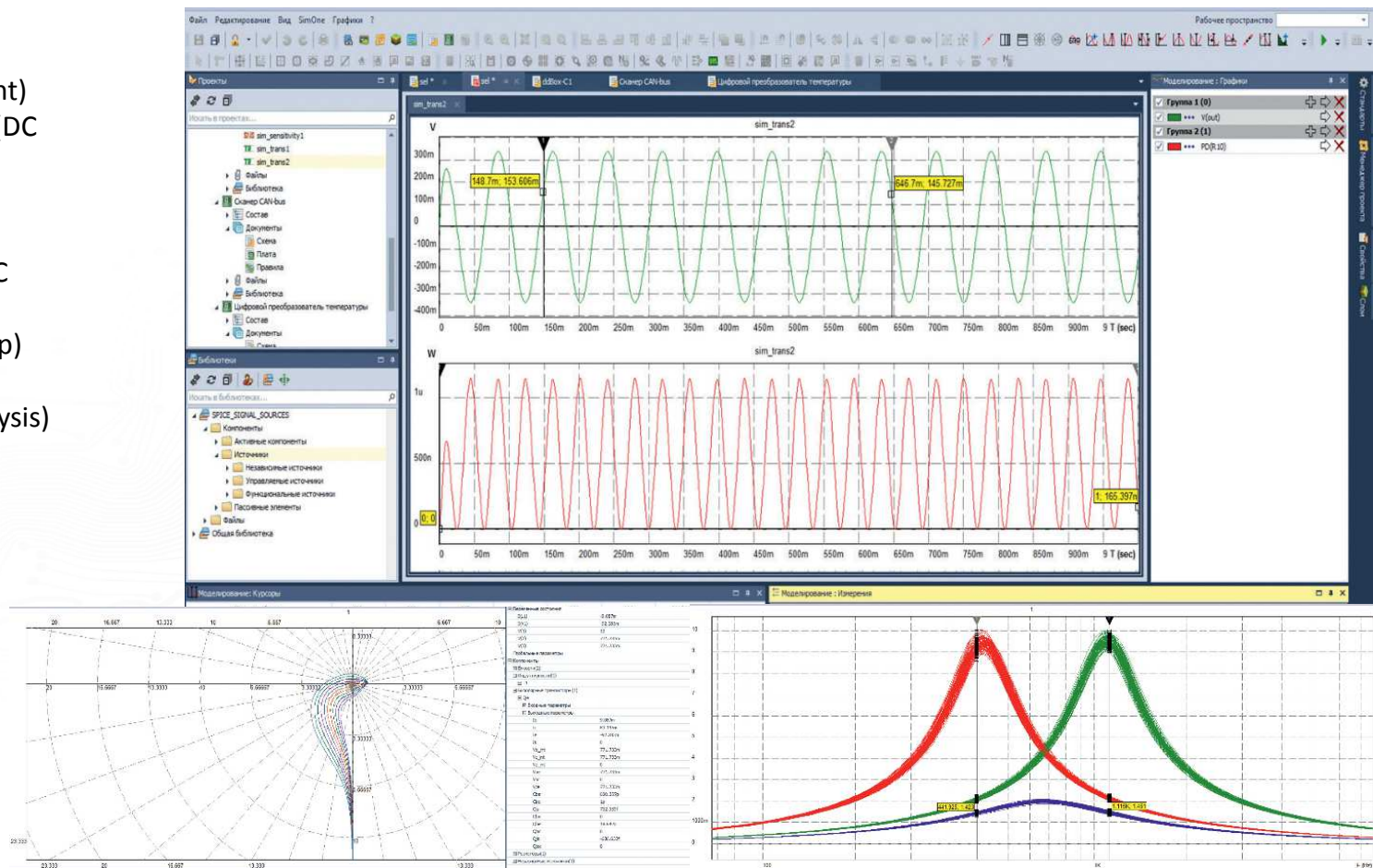
Below the table, there is a section for 'ddBox-C1' with a table for 'Схема электрическая принципиальная' (Schematic diagram) and a signature block for 'Eremex'.

Delta Design 3.0

Анонс новых функций

Полная интеграция SimOne в интерфейс Delta Design

- Расчет рабочей точки схем (Operating point)
- Расчет статических характеристик схемы (DC sweep)
- Расчет чувствительности схемы по постоянному току (DC Sensitivity)
- Расчет гармонического режима схемы (AC Point)
- Расчет частотных характеристик (AC Sweep)
- Расчет переходных процессов (Transient)
- Расчет периодических режимов (PSS Analysis)
- Расчет устойчивости (Stability Analysis)
- Температурный анализ схемы (.Temp)
- Параметрический анализ (.Param)
- Анализ чувствительности схемы (Measurements Sensitivity)
- Параметрическая оптимизация схемы (Optimizer)
- Статистический анализ схемы (Monte Carlo/Worst Case)



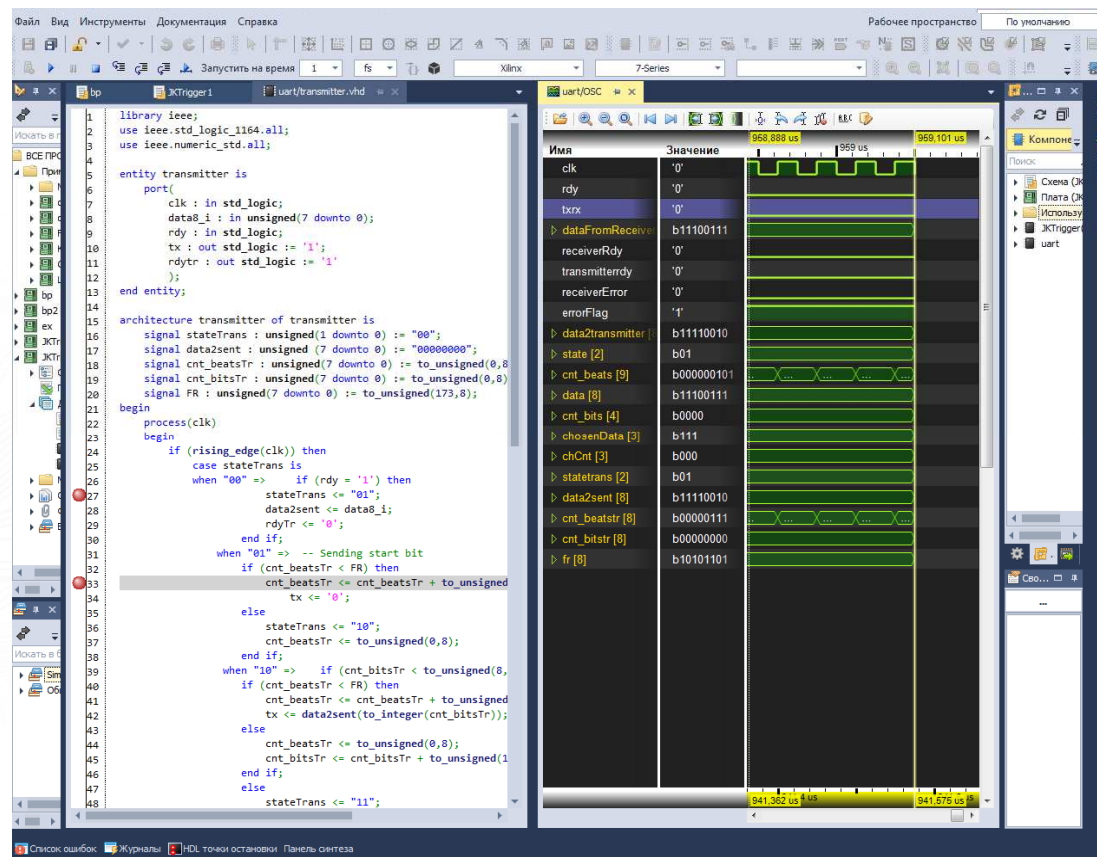
Модуль поведенческого моделирования, верификации и синтеза

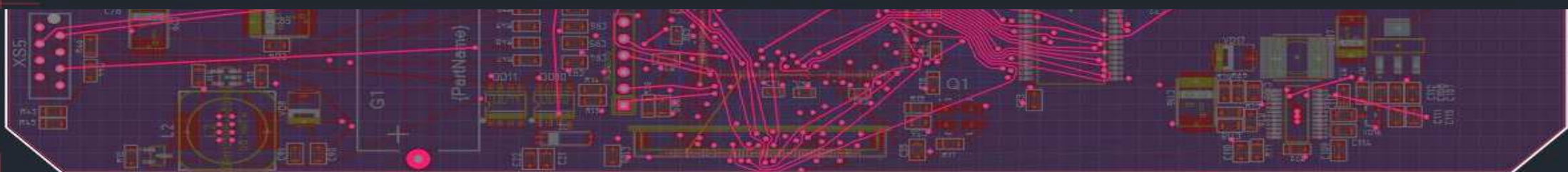
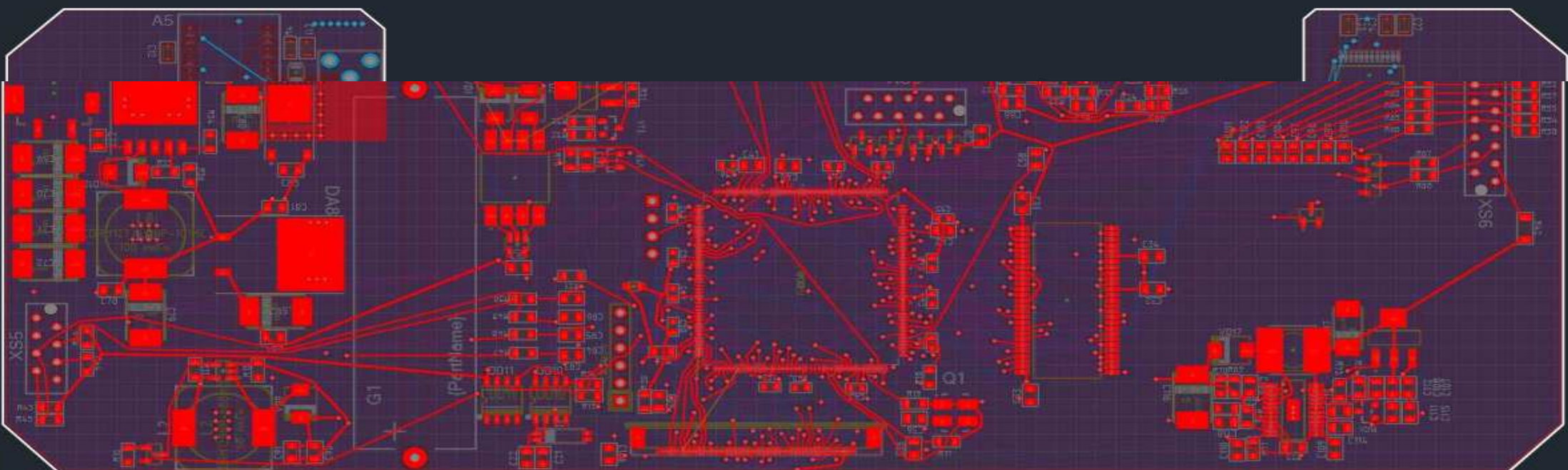
The screenshot displays the EREMEX software interface, which is used for behavioral modeling, verification, and synthesis. The interface is divided into several main sections:

- Left Panel (Project Explorer):** Shows a tree view of the project structure, including files like `bp`, `ex`, and `JKTrigger`. It also includes a search bar and a list of components.
- Top Panel (Signal Waveform):** Displays a timing diagram with multiple signals. The signals are listed in a table with their names and values.
- Center Panel (Circuit Diagram):** Shows a logic circuit diagram with various components like `DD104`, `DD103`, `DD110`, `DD107`, `DD114`, `DD105`, `DD112`, `DD113`, `DD109`, and `DD101`. The diagram is labeled "Режим выбора" (Selection Mode).
- Right Panel (Code Editor):** Contains VHDL code for the circuit. The code defines the `Top_ex` entity and its architecture, including component declarations and port mappings.
- Bottom Panel (Component Manager):** Provides a detailed view of the selected component, showing its properties and configuration options.

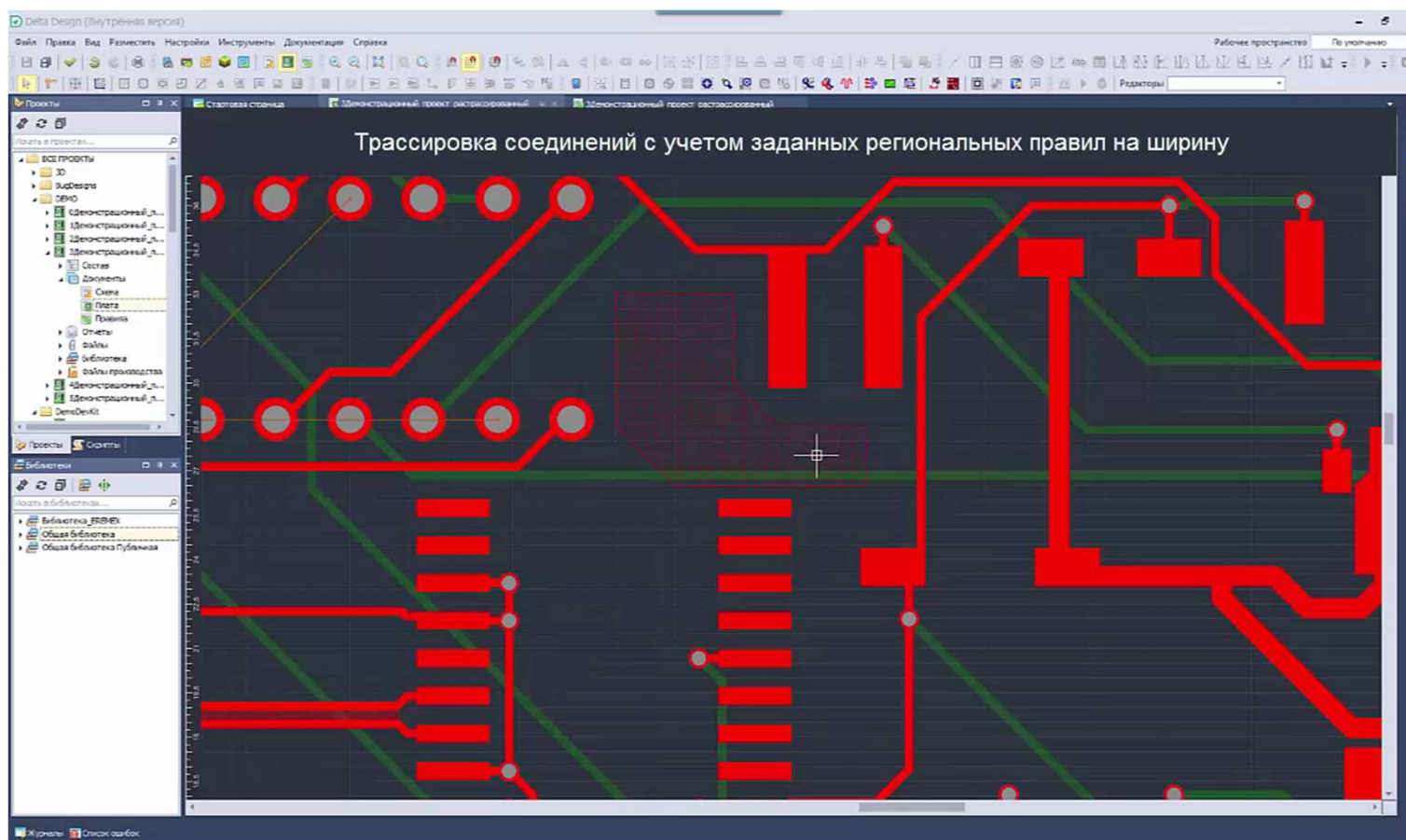
The interface also includes a menu bar at the top with options like `Файл`, `Правка`, `Вид`, `Разместить`, `SimOne`, `Настройки`, `Инструменты`, `Документация`, and `Справка`. A toolbar with various icons is located below the menu bar.

- Ведение цифровой модели компонента в библиотеке
- Проектирование в виде схемы
- Описание поведенческой модели в виде кода
- Моделирование
- Отладка
- Верификация

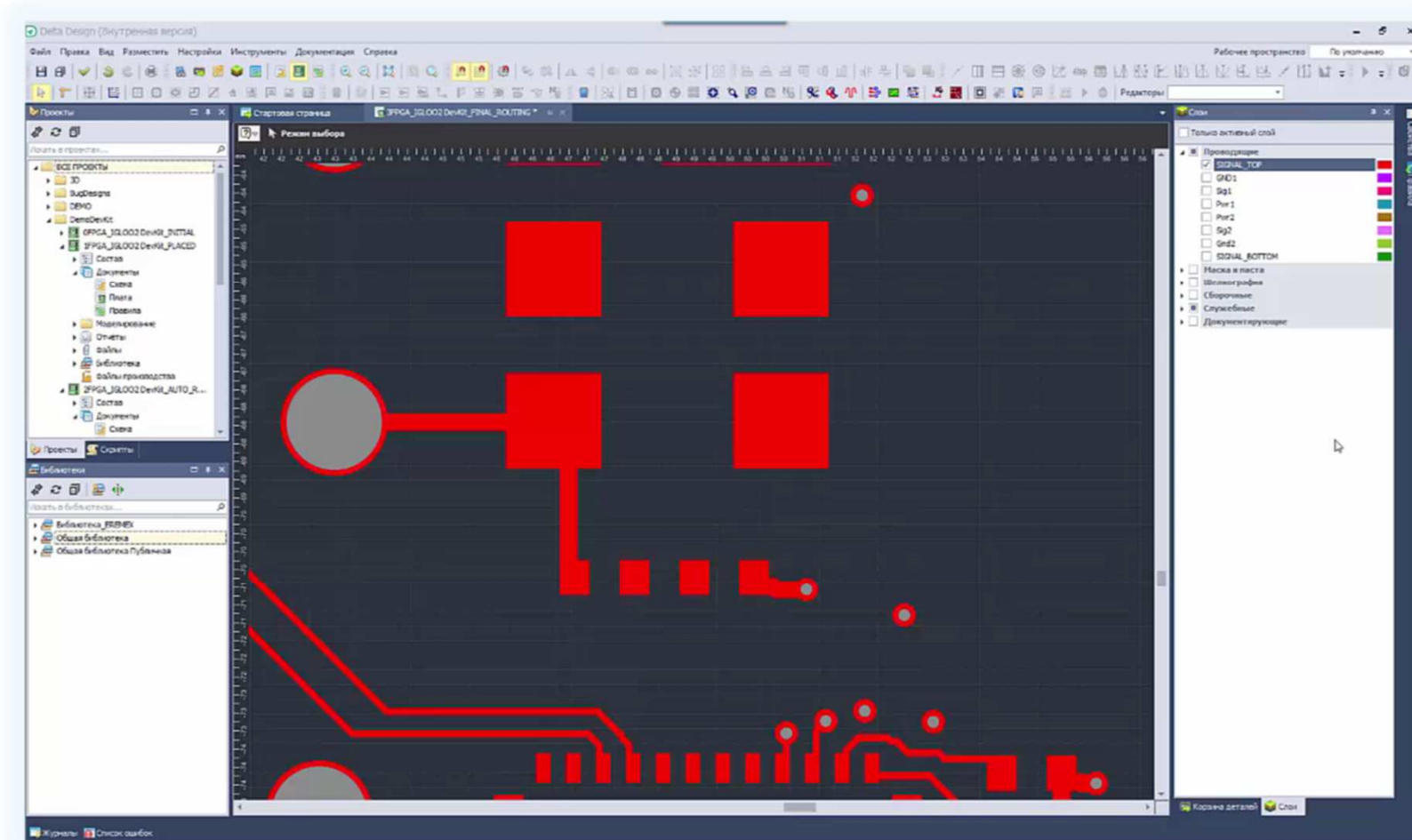




Трассировка в интерактивном режиме

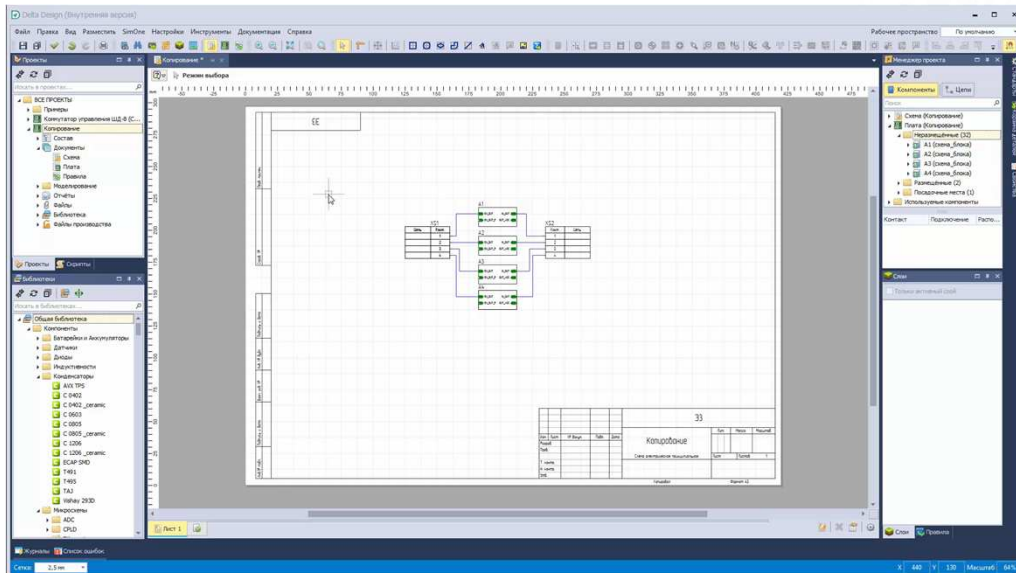


Трассировка в интерактивном режиме



Копирование объектов на плате

Delta Design 2.7

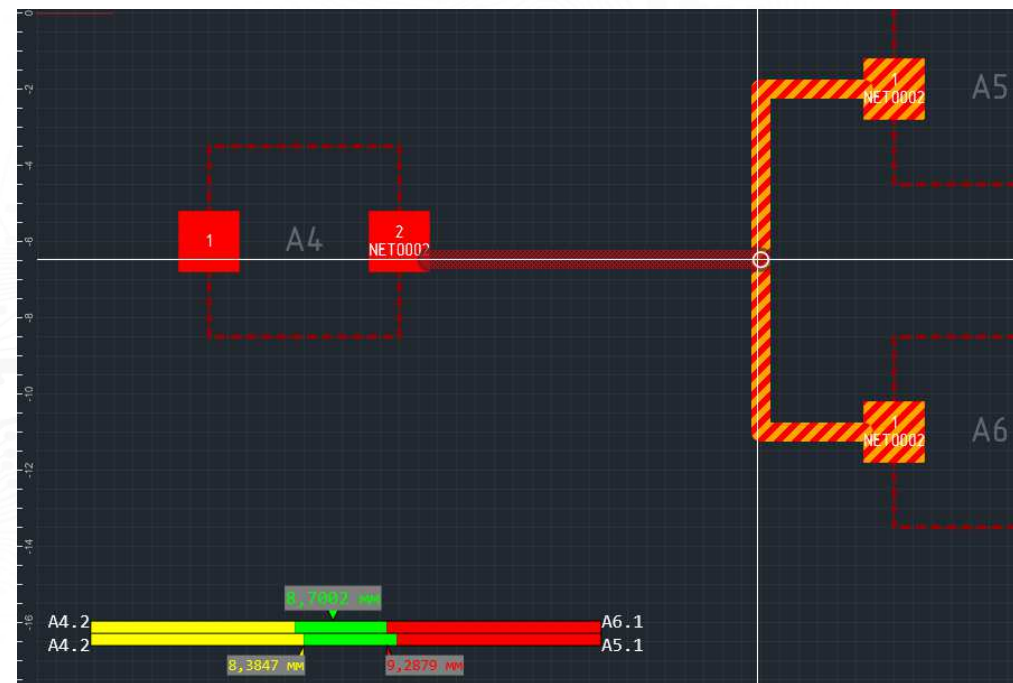
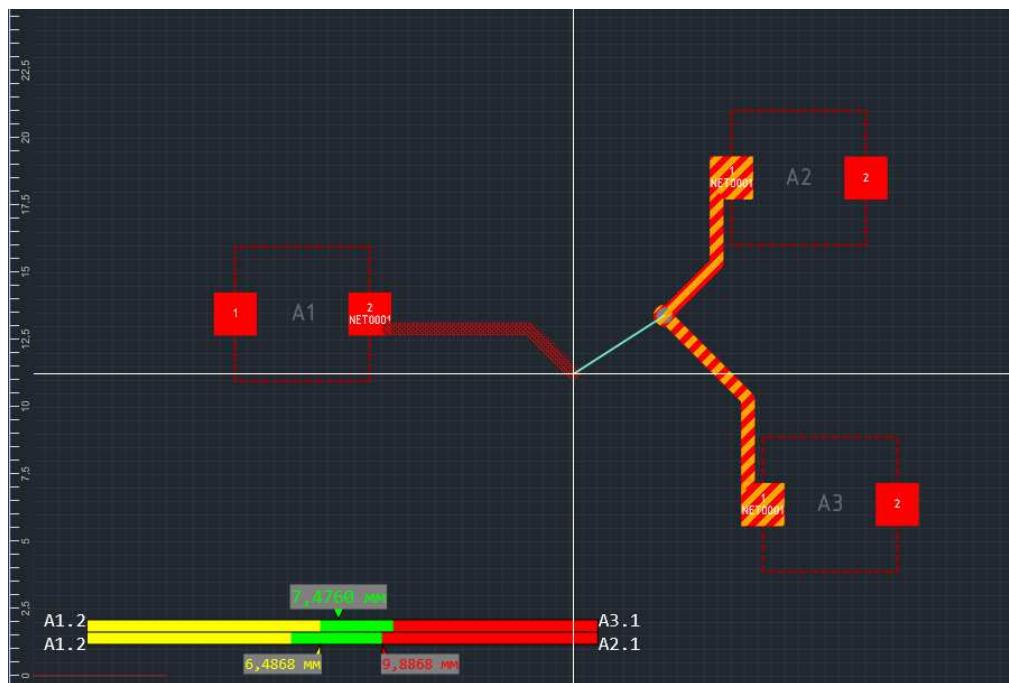


- Копирование одного или нескольких графических объектов
- Копирование на другой слой
- Копирование участков топологии (в том числе с поворотом), копирование фанаутов
- Копирование компонентов с выбором компонентов (инстансов) из списка соединений (нетлиста):
 - интеллектуальная процедура автоматического сопоставления по посадочному месту и подключенным трекам

- Интерактивная цветовая индикация:
 - жёлтый — короткий проводник
 - зелёный — норма
 - красный — превышение длины
- Отображение текущей длины и диапазона заданных значений
- Выравнивание сигналов (пин-пар)



Отображение индикатора при прокладке трека

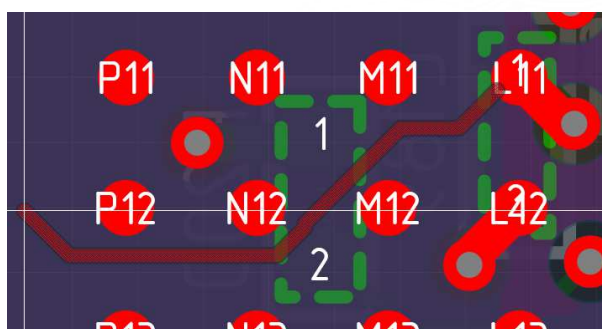
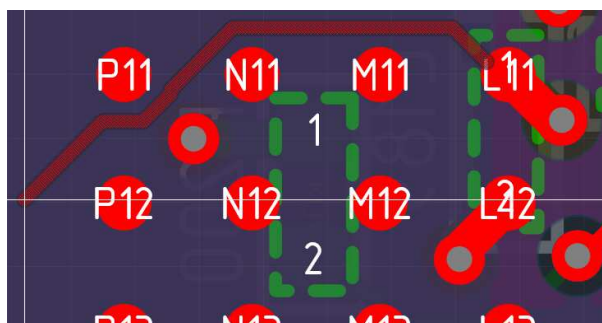


Прокладка трека, участвующего сразу в двух сигналах, длины, которых должны быть выравнены

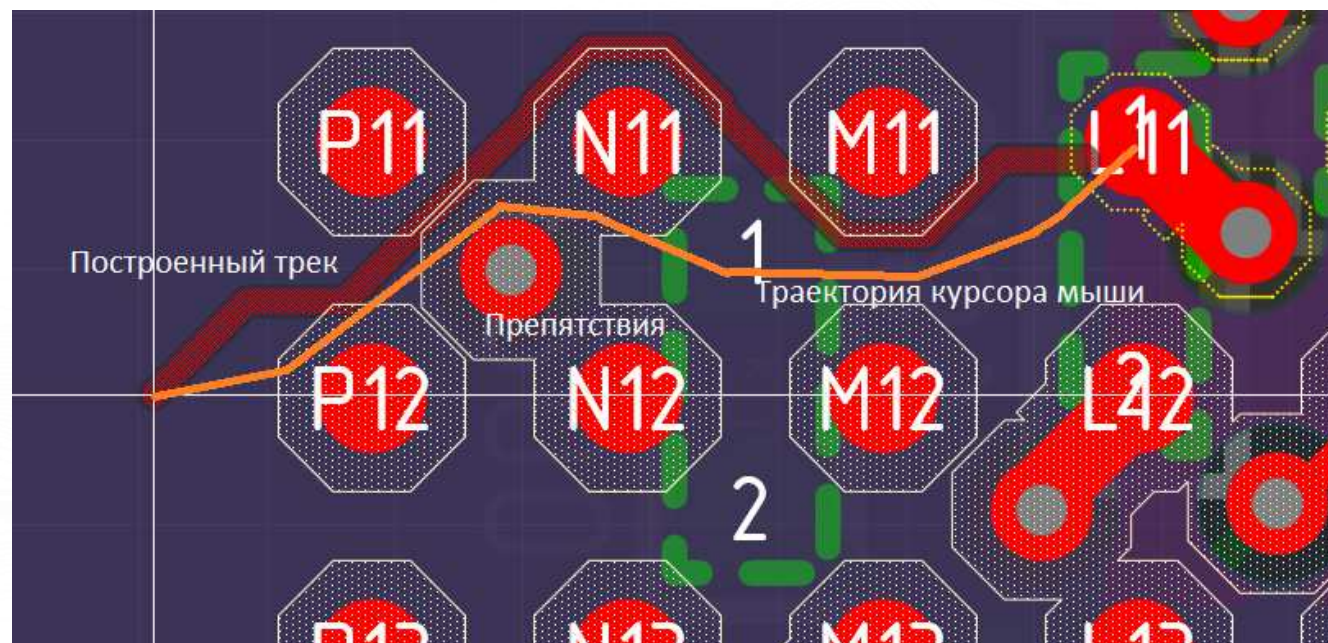
Эскизная трассировка

Обычная трассировка

Несколько возможных вариантов
прохождения проводника из точки в точку



Эскизная трассировка при выходе из BGA компонента

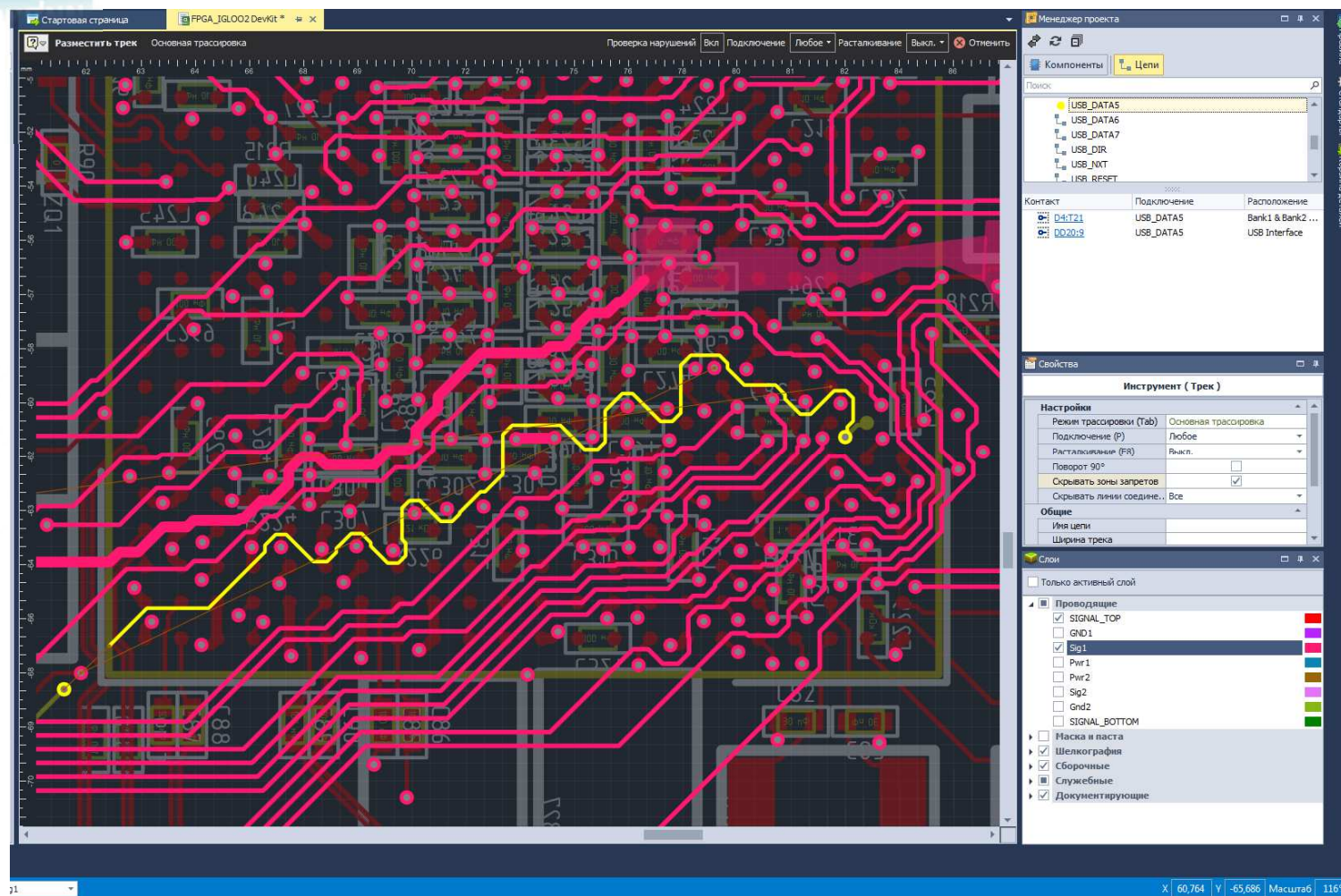


Не нужно кликать мышкой и искать свободные зоны.
Достаточно показать мышкой желательную топологию проводника.

Delta Design 3.0

Анонс новых функций

Эскизная трассировка

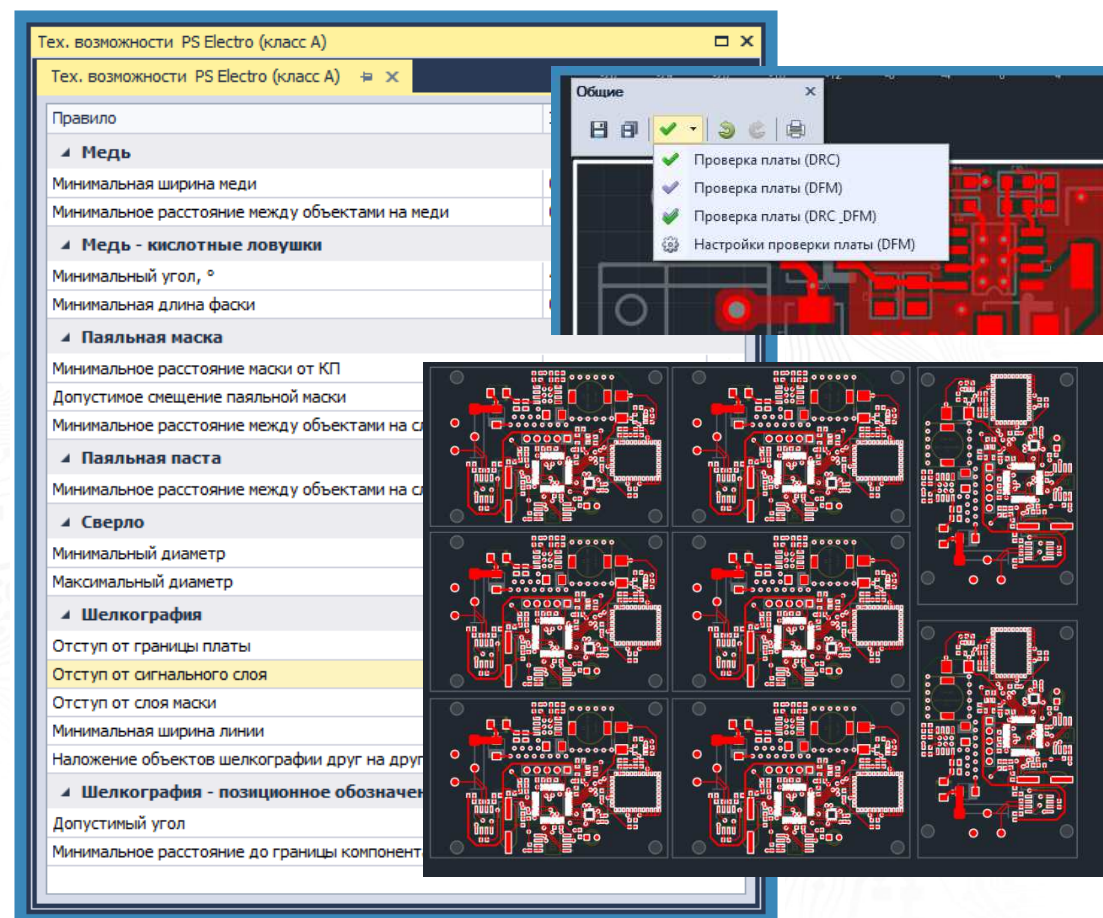


Полная интеграция функций ToroR



Полноценный модуль подготовки производственных файлов и анализа технологичности проекта:

- **Все необходимые виды проверок:**
 - допустимые зазоры между элементами
 - гарантийный пояс
 - допустимые расстояния между отверстиями
 - отступ меди от края платы
 - маска\паста
 - шелкография
 - И т.д.
- Визуальная инспекция
- Ссинхронизация проекта в редакторе ПП и в CAM-редакторе
- DRC-проверки на “закоротки” и разрывы
- **Выпуск производственный файлов и панелизация**



Delta Design 3.0

Анонс новых функций

Профили производства

Новые правила * X

Правило	Значение	...
Медь		
Кислотные ловушки	0	✓
Паяльная маска		
Минимальное расстояние маски от КП	0,3	✓
Допустимое смещение паяльной маски	0,3	DRC
Минимальное расстояние между объектами на слое маски	0,3	✓
Паяльная паста		
Минимальное расстояние между объектами на слое пасты	0,3	DRC
Шелкография		
Отступ от границы платы	0,3	✓
Отступ от сигнального слоя	0,3	✓
Отступ от слоя маски	0,3	✓
Минимальная толщина линии	0,3	DRC
Правильное расположение поз. обозначения	0,3	DRC
Наложение объектов шелкографии друг на друга	0,3	✓

Стандарты

Искать в стандартах...

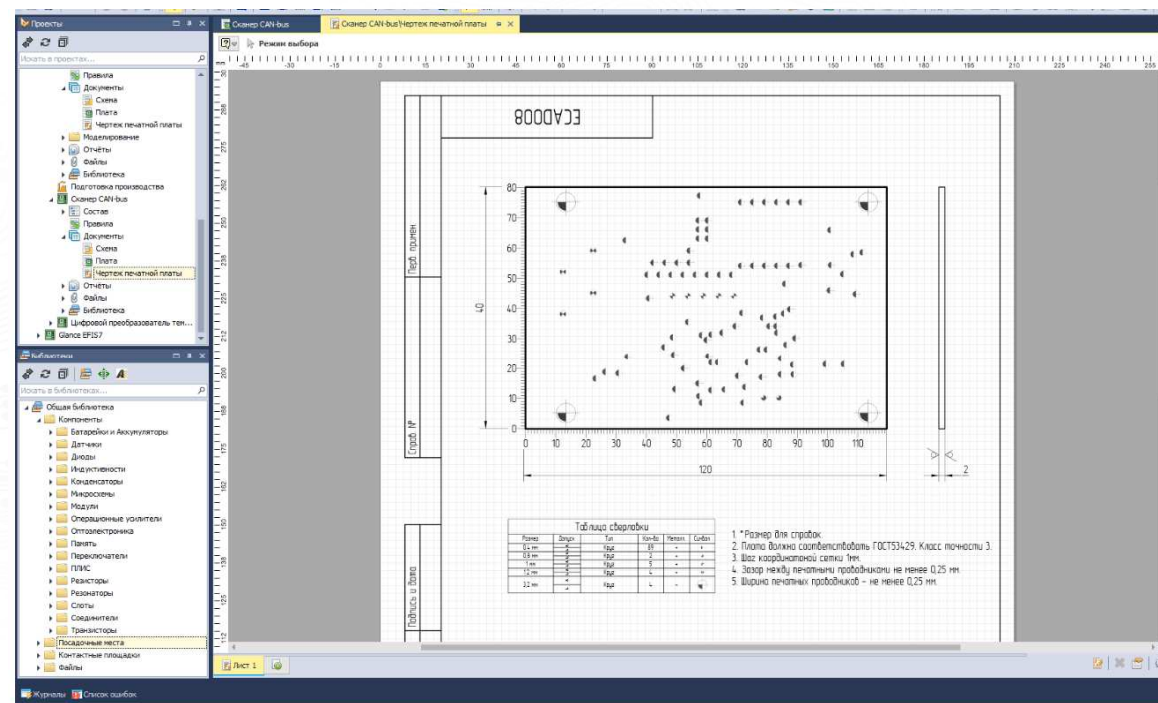
- УГО
- Сетки
- Схемные порты
- Форматы и штампы
- Классы слоев
- Материалы
- Корпуса
- Правила
- Таблицы стилей
- Шаблоны слоев платы
- Графические символы
- Настройки производства
 - Новый профиль
 - Технологические правила
- Шаблоны плат

Менеджер проекта
Стандарты

Свойства

Оформление конструкторской документации по плате в соответствии с ГОСТ:

- Проекция любого слоя или выделенных объектов на лист;
- Синхронизация чертежей с проектом;
- Размерные линии любых видов, линейки;
- Символы переходных отверстий и таблица сверления;
- Все необходимые спец. символы.

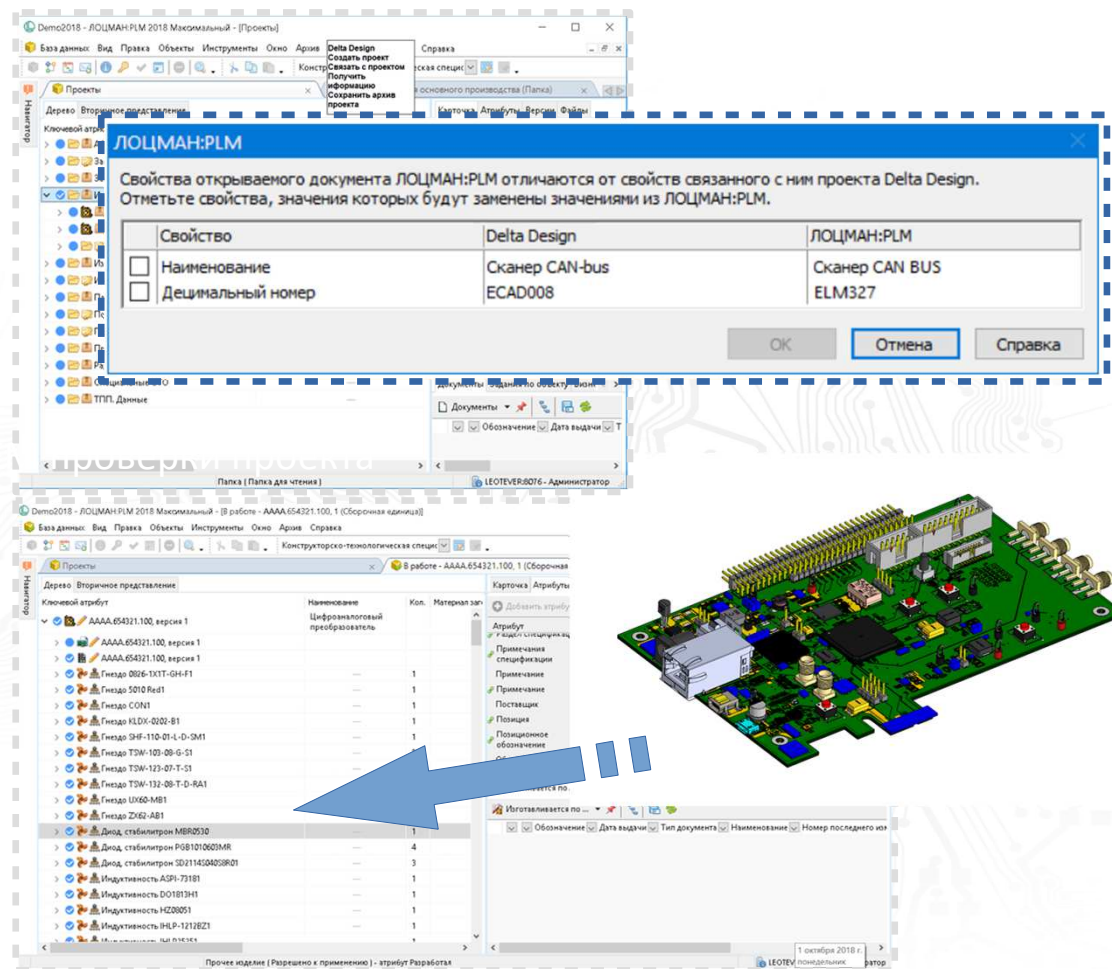


Интеграция Delta Design и ЛОЦМАН:PLM

Delta Design 2.7

Сквозная технология проектирования РЭА:

- Создание проекта DD в среде ЛОЦМАН
- Открытие и синхронизация готовых проектов в ЛОЦМАН
- Получение компонентного состава изделия
- **Формирования всех видов текстовой КД**
- **Поддержка исполнений и версионности проектов**



Три механизма расширения возможностей и интеграции:

- Работа с базой данных (поисковые запросы, добавление новых данных, изменение и удаление)
- Скрипты (автоматизация различных операций при работе со схемой или платой)
- Плагины (полный доступ ко всем функциям системы, возможность добавить свой пункт меню, кнопку, панель, инструмент и др.)

Поддержка C# 7.0 – встроенный парсер (Roslyn) и компилятор

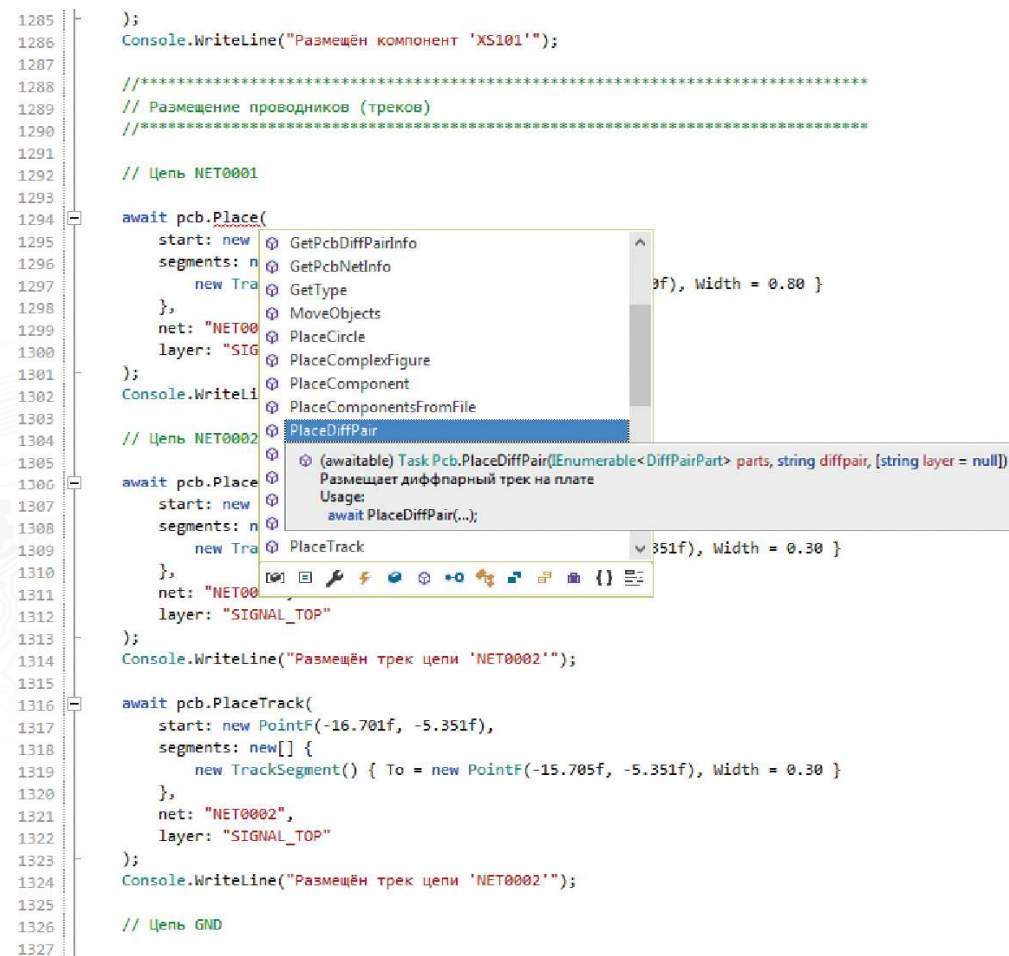
Мощный текстовый редактор:

- Подсветка синтаксиса
- Полная поддержка IntelliSense и Code Completion
- Отображение подсказок по всем функциям системы
- Динамическое отображение ошибок и предупреждений

Открытые механизмы интеграции:

- Объектный язык запросов к базе данных (похожий на SQL)
- API для доступа ко всем функциям системы
- Открытый обменный формат на основе XML

```
1285 );
1286 Console.WriteLine("Размещён компонент 'XS101'");
1287
1288 //*****
1289 // Размещение проводников (треков)
1290 //*****
1291
1292 // Цепь NET0001
1293
1294 await pcb.Place(
1295     start: new
1296     segments: n
1297     new Tra
1298     },
1299     net: "NET00
1300     layer: "SIG
1301 );
1302 Console.Writel
1303
1304 // Цепь NET0002
1305
1306 await pcb.Place
1307     start: new
1308     segments: n
1309     new Tra
1310     },
1311     net: "NET00
1312     layer: "SIGNAL_TOP"
1313 );
1314 Console.WriteLine("Размещён трек цепи 'NET0002'");
1315
1316 await pcb.PlaceTrack(
1317     start: new PointF(-16.701f, -5.351f),
1318     segments: new[] {
1319         new TrackSegment() { To = new PointF(-15.705f, -5.351f), Width = 0.30 }
1320     },
1321     net: "NET0002",
1322     layer: "SIGNAL_TOP"
1323 );
1324 Console.WriteLine("Размещён трек цепи 'NET0002'");
1325
1326 // Цепь GND
1327
```





Спасибо за внимание!
[www. eremex.ru](http://www.eremex.ru)

ИННОВАЦИОННЫЙ ПОДХОД К РАЗРАБОТКЕ ЭЛЕКТРОНИКИ